CC4301 Arquitectura de Computadores – Examen I – Otoño 2020 – Prof.: Luis Mateu

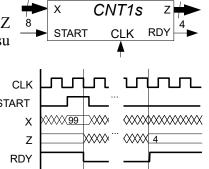
Pregunta 1

Simplifique la siguiente fórmula algebraica usando un mapa de Karnaugh: $\overline{x} \overline{y} \overline{z} + \overline{x} \overline{y} z + x \overline{y} \overline{z} + xyz$

Pregunta 2

El circuito CNT1s de la figura entrega en Z (de 4 bits) la cantidad de bits en 1 en su entrada X (de 8 bits). El diagrama de tiempo es un ejemplo de uso de CNT1s.

El conteo empieza cuando START se pone en 1 y toma un número variable de ciclos. La salida RDY se coloca en 1 para indicar que el resultado está listo en Z. Z se mantiene constante hasta que



START vuelva a 1. START se pone en 1 por un solo ciclo del reloj.

Implemente el circuito CNT1s usando diseño modular, recurriendo a las componentes vistas en clases: multiplexores, registros, sumadores, etc. Use esta metodología: Coloque X en un registro RX. Desplácelo de a un bit por ciclo del reloj. En cada ciclo sume el bit menos significativo de RX a un segundo registro RC. El conteo termina cuando RX es 0.

Pregunta 3

El siguiente es un programa en assembler x86. Escriba el programa equivalente en C sin usar la instrucción **goto** de C. Preocúpese de reproducir en C todos los aspectos del programa original en assembler. No trate de encontrarle un sentido.

<pre>inc: # int *inc(int *a, int x); movl 4 (%esp), %eax movl 8 (%esp), %ecx movl (%eax), %edx .L2:</pre>	subl \$4, %eax movl (%eax), %edx cmpl %ecx, %edx jg .L2 #salta si %edx>%ecx movl %ecx, (%eax)
movl %edx, 4(%eax)	ret

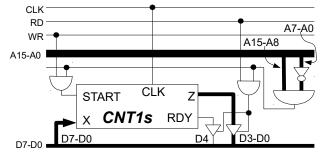
Pregunta 4

Considere el diseño de M32 visto en clases. El registro de instrucción IR tiene cargada la instrucción *OR R7, 101, R9* (R9 es el registro de destino). Evalúe de manera independiente si cada una de estas 5 transferencias entre registros se puede realizar en *un solo ciclo del reloj*:

Si la transferencia se puede realizar indique cuáles son la señales de control requeridas para llevarla a cabo. Si no se puede realizar, explique por qué.

Pregunta 5

El diagrama muestra la wrinterfaz del circuito A15-A0 CNT1s de la pregunta 2 con el bus de un procesador. Programe la función:



int cntls(char x);

Esta función debe usar esta interfaz de CNT1s para entregar la cantidad de bits en 1 del parámetro x. Ud. debe analizar la interfaz para descubrir cómo: suministrar X a CNT1s, iniciar el conteo, determinar cuando termina y recuperar Z.

Pregunta 6

El programa de abajo está en assembler de un procesador RISC ficticio. La tabla muestra su ejecución en una arquitectura avanzada.

Programa	Etapa	1	2	3	4	5	6	7	8	9	10	11	12
a. LDW [R5+4], R7	FET	ab	cd	pq	rs								
b. ADD R2, R3, R9 c. CMP R7 , 0	DEC		ab	cd	pq	rs							
d. BGT p	AN			ab	cd	pq	rs						
e. SLL R3, 1, R9	EXE				ab		p	q	cr	ds			
p. OR R9 , 7, R5	MEM					a	a	a					
q. SRL R5 , 2, R1 r. AND R7 , R9, R10	STO					b		p	aq	cr	s		
s. XOR R1, -1, R8	RET									ab	cd	pq	rs

Nota: Es la misma notación vista en clases solo que se intercambiaron filas y columnas para economizar espacio.

- (a) ¿De qué tipo de arquitectura se trata: pipeline, superescalar o con ejecución fuera de orden? Justifique su respuesta.
- (b) ¿Cuál es el primer ciclo en el que hay register bypassing? Explique.
- (c) ¿Hay o no algún caso de predicción de saltos? Justifique.
- (d) ¿Hay o no algún caso de ejecución especulativa? Explique.