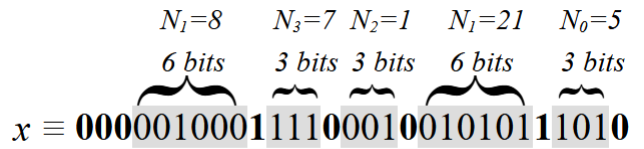
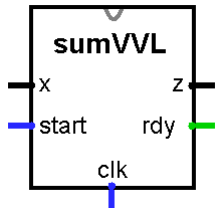


**Pregunta 1 (40 %)**

Un entero  $x$  sin signo de 32 bits representa un vector de largo variable (VVL). Este vector contiene una cantidad variable de valores como muestra el ejemplo de la figura de la derecha. Los bits se leen de derecha a izquierda, es decir comenzando por el que tiene menor peso. El primer bit es **0** y por lo tanto el primer valor  $N_0$  viene a continuación a su izquierda en 3 bits (bits  $x_4$  a  $x_1$ ) y es 5 en el ejemplo. El siguiente bit a la izquierda (bit  $x_5$ ) es **1**, lo que significa que  $N_1$  viene a continuación a su izquierda en 6 bits (bits  $x_{11}$  a  $x_6$ ) y es 21.  $N_2$  es 1, de 3 bits porque el siguiente bit a la izquierda es **0**. En gris se muestran los valores, que pueden solo ser de 3 o 6 bits y en **negritas** un **0** significa que el siguiente valor a la izquierda viene en 3 bits y si es **1** viene en 6 bits. Los valores terminan cuando a la izquierda del último valor decodificado solo quedan ceros.



Diseñe el circuito *sumVVL* que recibe como entrada un vector  $x$  y calcula en varios ciclos del reloj la suma de sus valores, es decir  $8+7+1+21+5=42$  en el ejemplo. La figura de la derecha muestra las entradas y salidas. El cálculo se inicia cuando la entrada *start* es 1. Mientras se realiza el cálculo la salida  $z$  es irrelevante, pero la salida *rdy* debe ser 0. Al terminar, Ud. debe llevar la salida *rdy* a 1 y colocar la suma en la salida  $z$  (de 9 bits). Las salidas se mantienen constantes hasta que se inicie una nueva búsqueda colocando *start* en 1.



**Pregunta 2 (20 %)**

Simplifique la siguiente fórmula booleana a su mínima expresión como suma de productos. Justifique su resultado recurriendo específicamente a las 2 reglas de simplificación de fórmulas vistas en clase de cátedra (como en la tarea 1).

$$x\bar{y}z + \bar{x}y\bar{z} + x\bar{y}\bar{z} + \bar{x}y\bar{z}$$

*Ayuda:* Use mapas de Karnaugh para encontrar las simplificaciones convenientes. Pero lo relevante en esta pregunta es justificar con las 2 reglas de simplificación. Sin esa justificación no tendrá puntaje.

**Pregunta 3 (40 %)**

Diseñe el diagrama de estados para el circuito secuencial MOD3 que calcula el módulo 3 de la suma de los bits vistos en su entrada  $x$  hasta el ciclo previo. Las entradas y salidas se muestran en la figura de más abajo. El módulo 3 se entrega en  $m1$  y  $m0$  en binario, siendo  $m1$  el bit más significativo. La entrada *start* marca el comienzo de la serie de bits. Cuando se pone en 1 quiere decir que el módulo 3 hasta ese momento es 0. Esta entrada es asíncrona, lo que significa que cuando se pone en 1,  $m1$  y  $m0$  van a 0 de inmediato sin esperar a que finalice el ciclo. En cambio  $x$  es síncrono y por lo tanto cuando cambia, su efecto en  $m1$  y  $m0$  solo se nota al comenzar un nuevo ciclo. **No implemente este circuito**, solo dibuje el diagrama de estados que diseñó. El siguiente diagrama de tiempo demuestra el comportamiento pedido:

